

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
6 octobre 2005 (06.10.2005)

PCT

(10) Numéro de publication internationale
WO 2005/093823 A1

(51) Classification internationale des brevets⁷ :

H01L 21/762

Centrale, Saint Martin d'Hères, Boîte postale 53, F-38041
Grenoble Cedex 9 (FR).

(21) Numéro de la demande internationale :

PCT/FR2005/000719

(72) Inventeurs; et

(75) Inventeurs/Déposants (*pour US seulement*) :
DELEONIBUS, Simon [FR/FR]; 40, allée des Gîteaux La
Chanteraie, F-38640 Claix (FR). **DENEUVILLE, Alain**
[FR/FR]; 12, rue du Fournet, F-38120 Saint-Egrève (FR).

(22) Date de dépôt international : 25 mars 2005 (25.03.2005)

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

0403071

25 mars 2004 (25.03.2004)

FR

(74) Mandataires : **HECKE, Gérard** etc.; Cabinet Hecke,
WTC Europole, 5, place Robert Schuman, B.P. 1537,
F-38025 Grenoble Cédex 1 (FR).

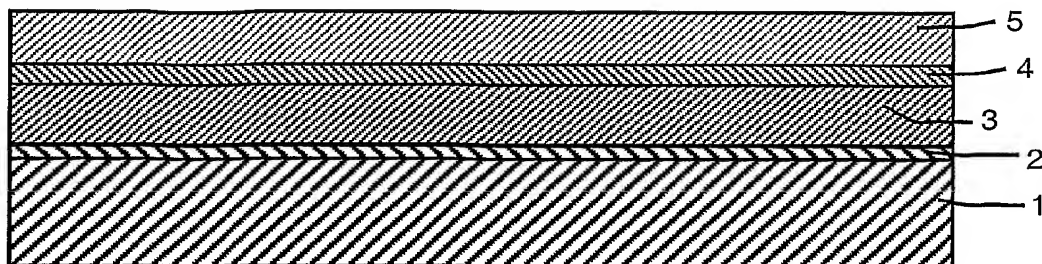
(71) Déposants (*pour tous les États désignés sauf US*) : **COM-
MISSARIAT A L'ENERGIE ATOMIQUE** [FR/FR];
31-33, rue de la Fédération, F-75752 Paris (FR). **UNI-
VERSITE JOSEPH FOURRIER** [FR/FR]; 621, avenue

(81) États désignés (*sauf indication contraire, pour tout titre de
protection nationale disponible*) : AE, AG, AL, AM, AT,
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO,
CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG,
KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG,

[Suite sur la page suivante]

(54) Title: SEMICONDUCTOR-ON-INSULATOR SUBSTRATE COMPRISING A BURIED DIAMOND-LIKE CARBON LAYER AND METHOD FOR MAKING SAME

(54) Titre : SUBSTRAT DE TYPE SEMI-CONDUCTEUR SUR ISOLANT COMPORTANT UNE COUCHE ENTERREE EN CARBONE DIAMANT ET PROCEDE DE REALISATION D'UN TEL SUBSTRAT



(57) Abstract: The invention concerns a substrate comprising successively a base (1), a diamond-like carbon layer (3), a dielectric layer (4) and a semiconductor material layer (5) designed to constitute microelectronic components. A nucleating layer (2) is preferably arranged between the base (1) and the diamond-like carbon layer (3). The dielectric material (4) is selected such that the upper level (Edi) of the valence band of the dielectric material (4) is lower than the upper level (Ecd) of the valence band of the diamond-like carbon (3). The semiconductor material (5) is selected so that the upper level (Esc) of the valence band of the semiconductor material (5) is higher than the upper level (Ecd) of the valence band of the diamond-like carbon (3). The substrate can be made by successive depositions or by assembling first and second stacks.

(57) Abrégé : Le substrat comporte successivement une base (1), une couche en carbone diamant (3), une couche diélectrique (4) et une couche en matériau semi-conducteur (5) qui est destiné à constituer des éléments microélectroniques. Une couche de nucléatin (2) est, de préférence, disposée entre la base (1) et la couche en carbone diamant (3). Le matériau diélectrique (4) est choisi de manière à ce que le niveau supérieur (Edi) de la bande de valence du matériau diélectrique (4) soit inférieur au niveau supérieur (Ecd) de la bande de valence du carbone diamant (3). Le matériau semi-conducteur (5) est choisi de manière à ce que le niveau supérieur (Esc) de la bande de valence du matériau semi-conducteur (5) soit supérieure au niveau supérieur (Ecd) de la bande de valence du carbone diamant (3). Le substrat peut être réalisé par dépôts successifs ou par assemblage de premier et second empilements



WO 2005/093823 A1



MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasién (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

- avec rapport de recherche internationale
- avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

SUBSTRAT DE TYPE SEMI-CONDUCTEUR SUR ISOLANT COMPORTANT UNE COUCHE ENTERRÉE EN CARBONE DIAMANT ET PROCEDE DE REALISATION D'UN TEL SUBSTRAT

5 **Domaine technique de l'invention**

L'invention concerne un substrat de type semi-conducteur sur isolant comportant successivement une base, une couche en carbone diamant, une couche en matériau diélectrique et une couche en matériau semi-conducteur destinée à constituer des éléments microélectroniques.

État de la technique

15 Les capacités parasites et la dissipation thermique posent des problèmes importants dans les circuits comportant plusieurs centaines de millions de transistors, en particulier dans le domaine de l'électronique de puissance et dans le domaine des circuits intégrés rapides. Typiquement, les transistors sont réalisés sur des substrats de silicium ou sur des substrats de type semi-
20 conducteur sur isolant comportant une base semi-conductrice, une couche diélectrique et une couche en matériau semi-conducteur destinée à constituer des éléments microélectroniques. La couche diélectrique permet d'améliorer l'environnement électrostatique de transistors disposés sur la couche diélectrique, par rapport aux substrats en silicium sans couche diélectrique.
25 Cependant, la couche diélectrique est typiquement réalisée à partir de matériaux qui ne permettent pas d'obtenir une dissipation thermique suffisante, comme illustré dans le document « SOI MOSFET Thermal Conductance and Its Geometry Dependence » de H. Nakayama et Al. (2000 IEEE International SOI Conference, Oct. 2000). De plus, le fonctionnement des circuits intégrés peut

être limité par des effets de canaux courts, rencontrés en particulier dans des transistors fabriqués sur des substrats de type semi-conducteur sur isolant.

5 Le document WO02/43124-A décrit la fabrication d'un substrat de type semi-conducteur sur isolant comportant une couche épaisse, une couche en diamant, une couche mince, par exemple en saphir, et une couche utile semi-conductrice. La couche utile est, par exemple, en GaN, AlN, AlGaIn ou GaInN. Cependant, un empilement de ces matériaux présente des propriétés électroniques qui ne sont pas satisfaisantes.

10 Le document DE4423067 propose, pour obtenir des couches électriquement isolantes, de déposer des couches ayant une forte conductivité thermique, par exemple en diamant ou en alumine. Le document DE4423067 décrit un empilement comportant une plaque semi-conductrice, une couche isolante et
15 une couche en diamant.

Les documents US5863324 et US5743957 décrivent la fabrication d'un film en diamant sur une couche de platine disposée sur un substrat de base.

20 **Objet de l'invention**

L'invention a pour but de remédier à ces inconvénients et, en particulier, de permettre d'améliorer le fonctionnement d'éléments microélectroniques, tout en
25 réduisant la taille des éléments.

Selon l'invention, ce but est atteint par les revendications annexées et, en particulier, par le fait que le matériau diélectrique est choisi de manière à ce que le niveau supérieur de la bande de valence du matériau diélectrique soit

inférieur au niveau supérieur de la bande de valence du carbone diamant et en ce que le matériau semi-conducteur est choisi de manière à ce que le niveau supérieur de la bande de valence du matériau semi-conducteur soit supérieur au niveau supérieur de la bande de valence du carbone diamant.

5

L'invention a également pour but un procédé de réalisation d'un substrat selon l'invention comportant la préparation d'un premier empilement par :

- dépôt, sur la base, de la couche en carbone diamant,
- et dépôt, sur la couche en carbone diamant, de la couche en matériau

10

diélectrique.

Description sommaire des dessins

15

D'autres avantages et caractéristiques ressortiront plus clairement de la description qui va suivre de modes particuliers de réalisation de l'invention donnés à titre d'exemples non limitatifs et représentés aux dessins annexés, dans lesquels :

20

La figure 1 représente un mode de réalisation particulier d'un substrat selon l'invention.

Les figures 2 et 3 illustrent deux dispositifs microélectroniques réalisés à partir d'un substrat selon la figure 1.

25

Les figures 4 et 5 représentent respectivement des étapes d'assemblage et de gravure d'un mode de réalisation particulier d'un procédé de réalisation d'un substrat selon l'invention.

Les figures 6 et 7 représentent respectivement des étapes d'assemblage et de dissociation d'un mode de réalisation particulier d'un procédé de réalisation d'un substrat selon l'invention.

La figure 8 représente les niveaux supérieurs des bandes de valence du carbone diamant, du matériau diélectrique et du matériau semi-conducteur d'un mode de réalisation particulier d'un substrat selon l'invention.

5

Description de modes particuliers de réalisation

Sur la figure 1, le substrat de type semi-conducteur sur isolant comporte successivement une base 1, de préférence une base semi-conductrice, typiquement en silicium, une couche de nucléation 2, non obligatoire, une
10 couche en carbone diamant 3, une couche en matériau diélectrique 4, de préférence à forte constante diélectrique, et une couche en matériau semi-conducteur 5 destinée à constituer des éléments microélectroniques. La constante diélectrique du carbone diamant est de 5,7 et sa conductivité thermique est comprise entre 1500 et 2000W/m/K, selon le procédé de dépôt
15 utilisé, tandis que la constante diélectrique du silicium est de 11,9 et sa conductivité thermique est de 140W/m/K, à température ambiante. La conductivité thermique du carbone diamant étant donc environ dix fois supérieure à celle du silicium, la couche en carbone diamant 3 enterrée permet
20 d'obtenir une bonne évacuation de la chaleur, tout en minimisant les capacités parasites et en limitant les effets de canaux courts. En effet, la constante diélectrique du carbone diamant permet de réaliser une adaptation des constantes diélectriques des différentes couches constitutives du substrat.

25 Comme représenté à la figure 8, le matériau diélectrique 4 est choisi de manière à ce que le niveau supérieur E_{di} de la bande de valence du matériau diélectrique 4 soit inférieur au niveau supérieur E_{cd} de la bande de valence du carbone diamant 3 ($E_{di} < E_{cd}$). Le matériau semi-conducteur 5 est choisi (figure 8) de manière à ce que le niveau supérieur E_{sc} de la bande de valence du

matériau semi-conducteur 5 soit supérieur au niveau supérieur Ecd de la bande de valence du carbone diamant 3 ($E_{sc} > E_{cd}$).

La couche diélectrique 4 est, par exemple, en alumine ($E_{di} = -8,1\text{eV}$), de
préférence monocristalline, en oxyde de Hafnium HfO_2 ($E_{di} = -7,67\text{eV}$) ou en
oxyde de zirconium ZrO_2 ($E_{di} = -7,57\text{eV}$). Ainsi, le niveau supérieur E_{di} de la
bande de valence de la couche diélectrique 4 est inférieur au niveau supérieur
 E_{cd} de la bande de valence du carbone diamant 3 qui est de $-5,47\text{eV}$. La
couche en matériau semi-conducteur 5 est, par exemple, en silicium Si ($E_{sc} =$
 $-5,17\text{eV}$), en germanium Ge ($E_{sc} = -4,79\text{eV}$) ou en antimoniure d'indium InSb
($E_{sc} = -4,75\text{eV}$). Le niveau supérieur E_{sc} de la bande de valence de la couche
en matériau semi-conducteur 5 est ainsi supérieur au niveau supérieur E_{cd} de
la bande de valence du carbone diamant 3 ($E_{cd} = -5,47\text{eV}$). Le choix de ces
matériaux semi-conducteurs pour le substrat de type semi-conducteur sur
isolant permet d'améliorer le fonctionnement d'éléments microélectroniques. En
effet, des matériaux semi-conducteurs ayant, contrairement à l'invention, un
niveau supérieur E_{sc} de la bande de valence qui est inférieur à celui du diamant
(par exemple GaN : $E_{sc} = -7,3\text{eV}$) présenteraient l'inconvénient que les trous de
la couche semi-conductrice 5, porteurs de charge positive, se déplacent vers le
diamant 3, ce qui détériorerait le fonctionnement des éléments
microélectroniques. La couche diélectrique 4 constitue une barrière de potentiel
qui permet d'empêcher davantage une migration des trous de la couche en
matériau semi-conducteur 5 vers la couche en carbone diamant 3, à condition
que le niveau supérieur E_{di} de la bande de valence du matériau diélectrique 4
soit inférieur au niveau supérieur E_{cd} de la bande de valence du carbone
diamant 3.

Sur la figure 2, la couche en matériau semi-conducteur 5 est gravée pour
constituer un canal 6 d'un transistor, comportant une source 7, un drain 8, un

isolant de grille 9, une électrode de grille 10, des isolants latéraux 16 et des éléments de contact métalliques 17 pour la reprise de contact sur la source 7 et le drain 8. Il est possible, après gravure du matériau 5, de déposer un autre matériau semi-conducteur sur les zones du substrat où le matériau semi-conducteur 5 a été enlevé, afin de réaliser des transistors ayant un canal d'un autre type.

En variante, la source 7 et le drain 8 peuvent, par exemple, être obtenus, de manière connue, par implantation d'ions dans le matériau semi-conducteur 5, comme représenté à la figure 3.

Un procédé de réalisation d'un substrat selon l'invention comporte, de préférence, la préparation d'un premier empilement 11, représenté à la figure 4, par dépôt, sur la base 1, de la couche de nucléation 2, de la couche en carbone diamant 3 et de la couche diélectrique 4. Il est possible de déposer la couche en carbone diamant 3 directement sur la base 1. Cependant la présence de la couche de nucléation 2 facilite le dépôt de la couche en carbone diamant 3 sur la base 1. La couche de nucléation 2 est, par exemple, déposée par épitaxie. Dans un premier mode de réalisation, la couche de nucléation 2 est en un matériau métallique, par exemple en nickel, iridium ou platine, en vue d'évacuer le mieux possible la chaleur. Dans un deuxième mode de réalisation particulier, la couche de nucléation 2 est en alumine (Al_2O_3), de préférence monocristalline, qui présente l'avantage d'avoir une structure cristalline appropriée au dépôt du carbone diamant. Cependant, l'épaisseur de la couche de nucléation 2 en alumine est, de préférence, minimisée, afin de réduire la résistance thermique de la couche de nucléation 2. La couche de nucléation 2 peut également être en titanate de strontium (SrTiO_3).

La couche en carbone diamant 3 est, de préférence, déposée par épitaxie sur la couche de nucléation 2. Ensuite, on fait croître la couche diélectrique 4, de préférence, par épitaxie d'un matériau à forte constante diélectrique, par exemple du SrTiO_3 , du Al_2O_3 ou du HfO_2 , destiné à constituer l'isolant enterré du substrat de type semi-conducteur sur isolant. On peut également déposer la couche diélectrique 4 par dépôt chimique en phase gazeuse ou par dépôt par plasma. Dans ce cas, on planarise, de préférence, la couche en carbone diamant 3 avant de procéder à ce dépôt. La couche diélectrique 4 est, de préférence, en alumine, de préférence monocristalline. Ceci permet d'obtenir un très bon compromis entre les capacités parasites et l'évacuation de chaleur, la constante diélectrique de l'alumine étant de 10 et la conductivité thermique étant comprise entre 25 et 43W/m/K, selon le procédé de dépôt utilisé. L'alumine monocristalline a notamment une conductivité thermique de 43W/m/K. Ainsi, la chaleur produite dans les éléments microélectroniques disposés à la surface du substrat est évacuée et les capacités parasites de l'environnement des transistors sont minimisées par l'empilement constitué par la couche de nucléation 2, la couche en carbone diamant 3 et la couche diélectrique 4.

Dans un premier mode de réalisation particulier d'un procédé de réalisation du substrat, on dépose, ensuite, sur la couche diélectrique 4, le matériau semi-conducteur 5 destiné à constituer des éléments microélectroniques, comme représenté à la figure 1. Le matériau 5 est, de préférence, déposé par épitaxie. Ensuite, on réalise, de manière connue, des éléments microélectroniques à partir du matériau semi-conducteur 5, comme représenté aux figures 2 et 3.

Dans un deuxième mode de réalisation particulier d'un procédé de réalisation du substrat, représenté à la figure 4, on prépare un second empilement 12, par exemple, par dépôts successifs, sur une base supplémentaire 13, d'une première couche diélectrique additionnelle 14, du matériau semi-conducteur 5

destiné à constituer des éléments microélectroniques et d'une seconde couche diélectrique additionnelle 15. Les première 14 et seconde 15 couches diélectriques additionnelles peuvent être réalisées par épitaxie d'un matériau à forte constante diélectrique. Le matériau semi-conducteur 5 peut être réalisé par épitaxie. Les premier 11 et second 12 empilements sont ensuite assemblés par collage moléculaire de la seconde couche diélectrique additionnelle 15 et de la couche diélectrique 4. En pratique, on retourne alors l'un des empilements, le second empilement 12 sur la figure 4, pour le poser sur l'autre empilement, dans des conditions de température et de pression appropriées. Ensuite, la base supplémentaire 13 est enlevée par gravure. La première couche diélectrique additionnelle 14 ayant subi la gravure de la base supplémentaire 13, elle est, de préférence, enlevée en fin de procédé, comme représenté à la figure 5.

La couche diélectrique du substrat ainsi obtenue est alors constituée par la superposition de deux couches diélectriques, plus particulièrement par la superposition de la seconde couche diélectrique additionnelle 15 et de la couche diélectrique 4, comme représenté à la figure 5.

Dans un troisième mode de réalisation particulier d'un procédé de réalisation du substrat, illustré aux figures 6 et 7, le second empilement 12 est constitué par un substrat supplémentaire semi-conducteur, massif ou non, comportant en surface un film mince 18 du matériau semi-conducteur 5 destiné à constituer des éléments microélectroniques. Ce substrat supplémentaire comporte une zone 19 enterrée fragilisée par implantation, délimitant dans ce substrat supplémentaire le film mince 18 du matériau semi-conducteur 5. Le film mince 18 peut être oxydé pour former, à sa surface, une couche 20 d'oxyde thermique, représenté à la figure 6.

Comme représenté à la figure 6, les premier 11 et second 12 empilements sont assemblés par collage moléculaire de la couche diélectrique 4 et du film mince 18 comportant la couche 20. On dissocie ensuite (figure 7) le second empilement 12 au niveau de la zone 19 enterrée fragilisée, par traitement thermique et/ou mécanique, de manière à obtenir un résidu 21 du second empilement 12.

L'invention n'est pas limitée aux modes de réalisation représentés. En particulier, comme indiqué, la couche de nucléation 2 n'est pas obligatoire. On peut, pour certaines applications, polariser la base 1 et favoriser le dépôt de diamant par accélération à partir d'un gaz carboné à haute température. Le dépôt obtenu est fortement orienté et reste compatible avec de nombreuses applications, en particulier si la couche de diamant n'a qu'une fonction thermique.

Revendications

- 5 1. Substrat de type semi-conducteur sur isolant comportant successivement une base (1), une couche en carbone diamant (3), une couche en matériau diélectrique (4) et une couche en matériau semi-conducteur (5) destinée à constituer des éléments microélectroniques, substrat caractérisé en ce que le matériau diélectrique (4) est choisi de manière à ce que le niveau supérieur (Edi) de la bande de valence du matériau diélectrique (4) soit inférieur au niveau supérieur (Ecd) de la bande de valence du carbone diamant (3) et en ce que le
- 10 matériau semi-conducteur (5) est choisi de manière à ce que le niveau supérieur (Esc) de la bande de valence du matériau semi-conducteur (5) soit supérieur au niveau supérieur (Ecd) de la bande de valence du carbone diamant (3).
- 15 2. Substrat selon la revendication 1, caractérisé en ce que le matériau semi-conducteur (5) est choisi parmi le silicium, le germanium et l'antimoniure d'indium.
- 20 3. Substrat selon l'une des revendications 1 et 2, caractérisé en ce que le matériau diélectrique (4) est choisi parmi l'alumine (Al₂O₃), l'oxyde de Hafnium (HfO₂) et l'oxyde de zirconium (ZrO₂).
- 25 4. Substrat selon la revendication 3, caractérisé en ce que la couche en matériau diélectrique (4) est en alumine monocristalline.
5. Substrat selon l'une quelconque des revendications 1 à 4, caractérisé en ce qu'il comporte une couche de nucléation (2) disposée entre la base (1) et la couche en carbone diamant (3).

6. Substrat selon la revendication 5, caractérisé en ce que la couche de nucléation (2) est en un matériau métallique.

7. Substrat selon la revendication 6, caractérisé en ce que le matériau de la couche de nucléation (2) est choisi parmi le nickel, l'iridium et le platine.

8. Substrat selon la revendication 5, caractérisé en ce que la couche de nucléation (2) est en alumine.

9. Substrat selon la revendication 8, caractérisé en ce que la couche de nucléation (2) est en alumine monocristalline.

10. Substrat selon l'une quelconque des revendications 1 à 9, caractérisé en ce que la couche en matériau diélectrique (4) est constituée par la superposition de deux couches diélectriques.

11. Procédé de réalisation d'un substrat selon l'une quelconque des revendications 1 à 10, caractérisé en ce qu'il comporte la préparation d'un premier empilement (11) par :

- dépôt, sur la base (1), de la couche en carbone diamant (3),
- et dépôt, sur la couche en carbone diamant (3), de la couche en matériau diélectrique (4).

12. Procédé selon la revendication 11, caractérisé en ce qu'il comporte le dépôt de la couche de nucléation (2) sur la base (1), avant dépôt de la couche en carbone diamant (3).

13. Procédé selon l'une des revendications 11 et 12, caractérisé en ce qu'il comporte, après le dépôt de la couche en matériau diélectrique (4), le dépôt du

matériau semi-conducteur (5) destiné à constituer des éléments microélectroniques.

5 14. Procédé selon l'une des revendications 11 et 12, caractérisé en ce qu'il comporte la préparation d'un second empilement (12) par

- dépôt, sur une base supplémentaire (13), d'une première couche diélectrique additionnelle (14),
- dépôt, sur la première couche diélectrique additionnelle (14), du matériau semi-conducteur (5) destiné à constituer des éléments microélectroniques,
- 10 - et dépôt, sur le matériau semi-conducteur (5), d'une seconde couche diélectrique additionnelle (15),

et, après préparation des premier (11) et second (12) empilements, l'assemblage des premier (11) et second (12) empilements par collage moléculaire de la seconde couche diélectrique additionnelle (15) et de la couche
15 en matériau diélectrique (4), la base supplémentaire (13) étant ensuite éliminée par gravure.

15. Procédé selon la revendication 14, caractérisé en ce qu'il comporte l'enlèvement de la première couche diélectrique additionnelle (14).

20 16. Procédé selon l'une des revendications 11 et 12, caractérisé en ce que, un second empilement (12) étant constitué par un substrat supplémentaire comportant un film mince (18) du matériau semi-conducteur (5) destiné à constituer des éléments microélectroniques, le film mince (18) étant délimité par
25 une zone (19) enterrée fragilisée par implantation, les premier (11) et second (12) empilements sont assemblés par collage moléculaire du film mince (18) et de la couche en matériau diélectrique (4), le second empilement (12) étant dissocié, après collage, au niveau de la zone (19) enterrée fragilisée.

17. Procédé selon la revendication 16, caractérisé en ce qu'il comporte, avant assemblage, une oxydation thermique du film mince (18) de manière à former une couche (20) d'oxyde thermique.

1/3

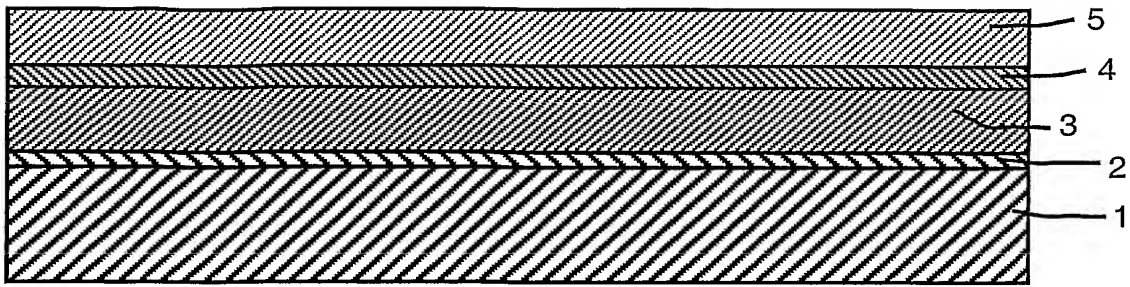


Figure 1

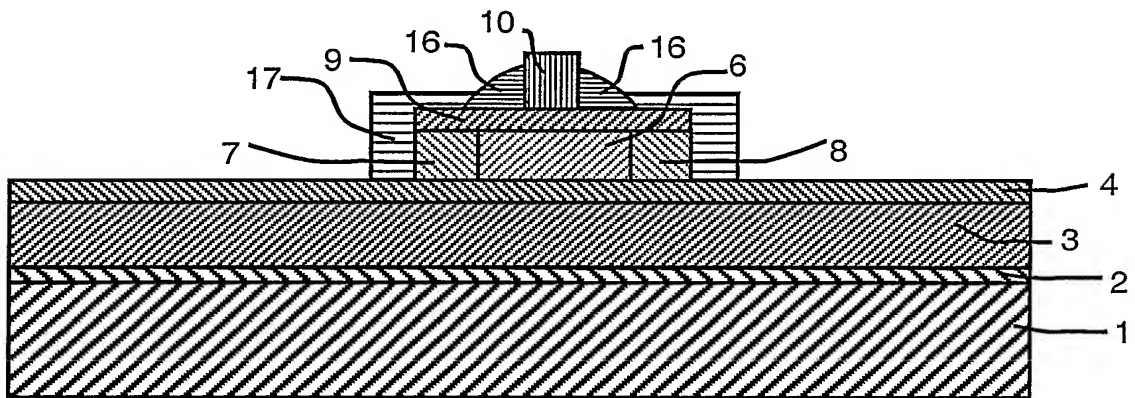


Figure 2

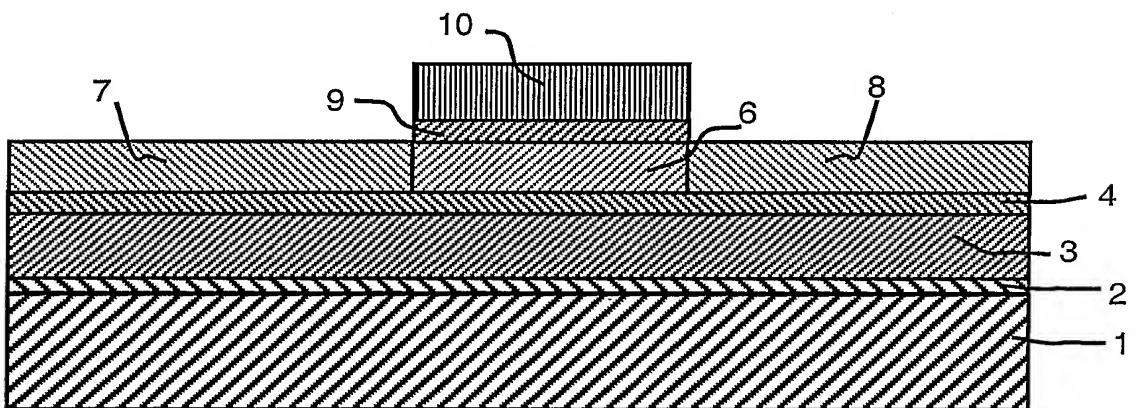


Figure 3

2/3

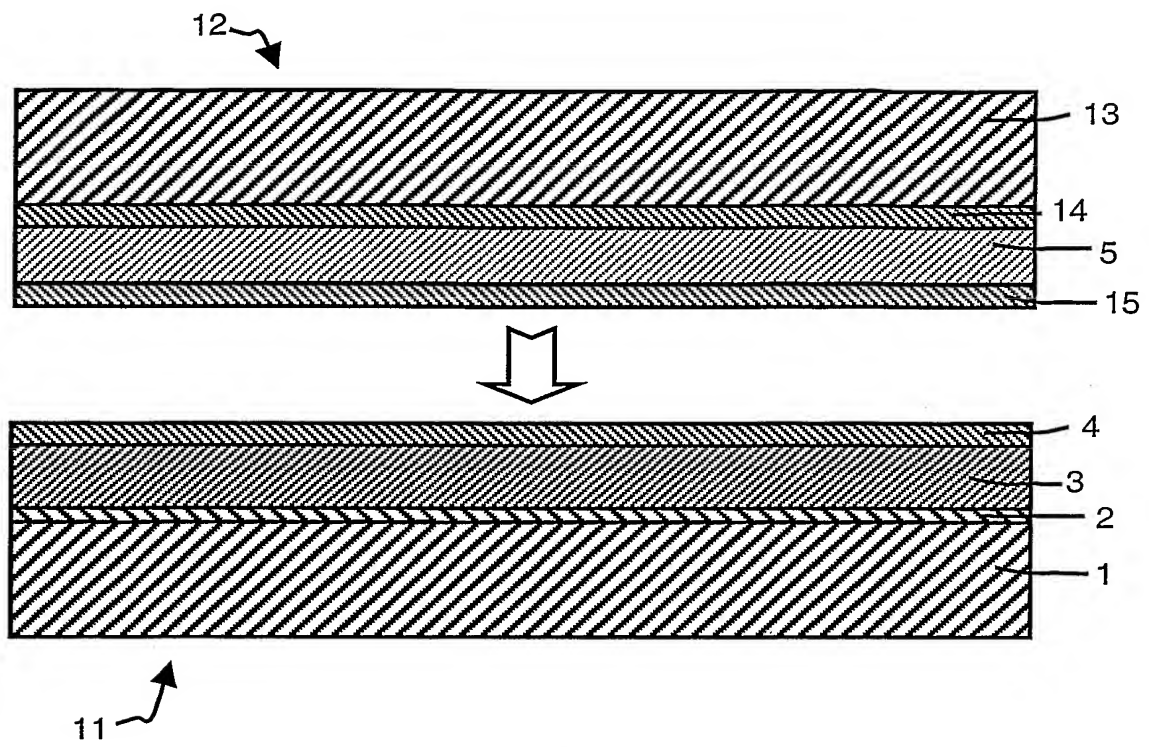


Figure 4

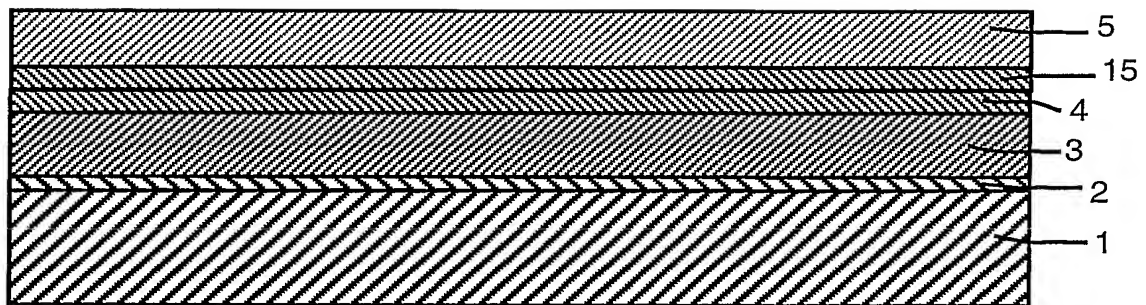
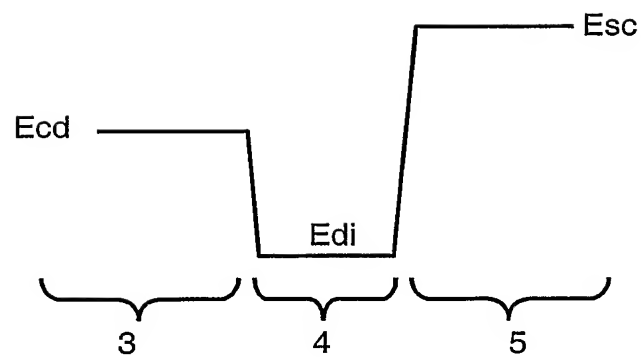
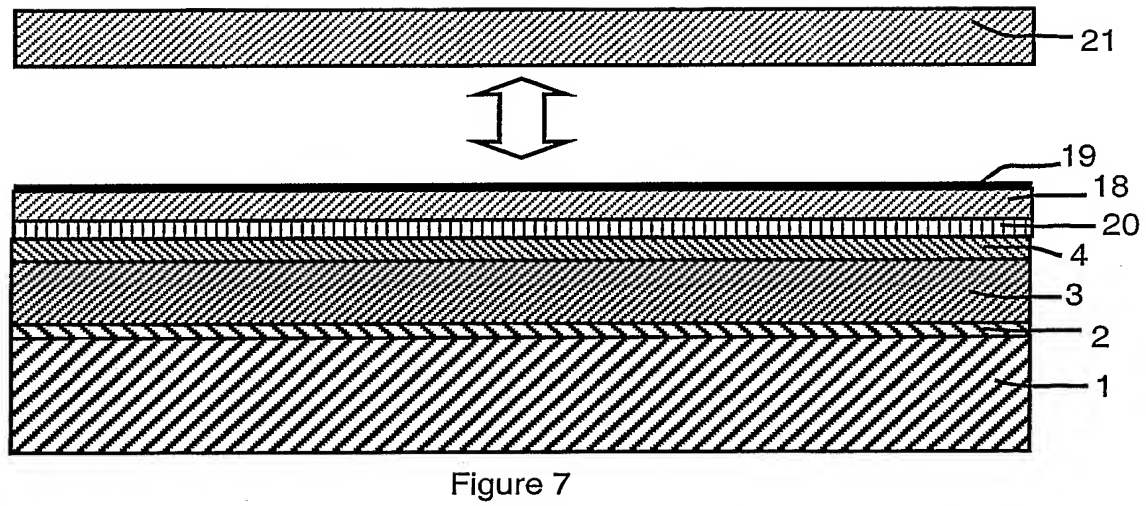
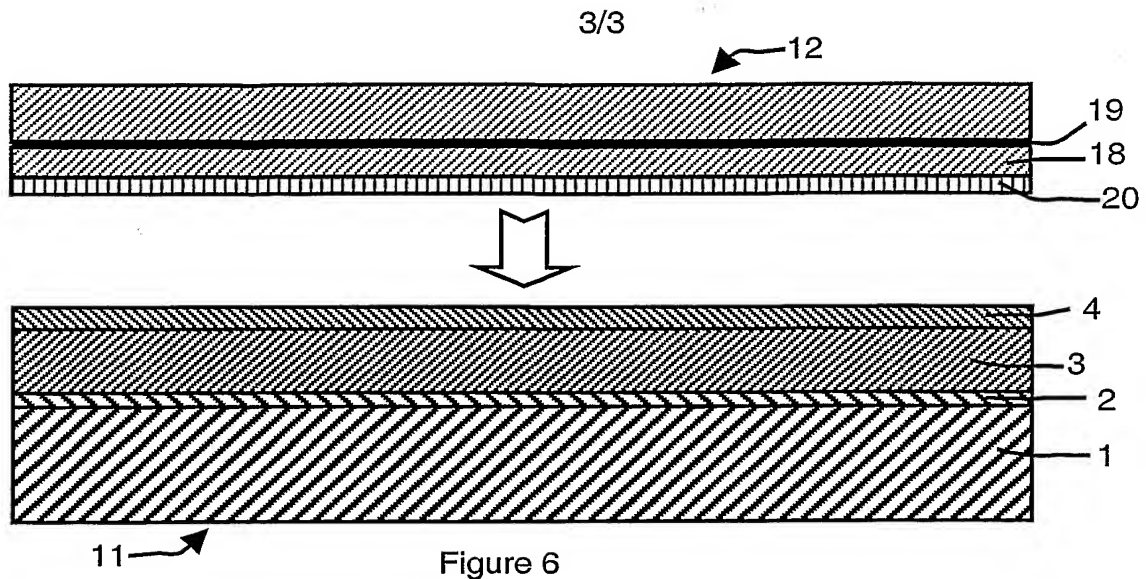


Figure 5



INTERNATIONAL SEARCH REPORT

International Application No
PCT/FR2005/000719

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H01L21/762

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC, WPI Data, PAJ

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 570 321 A (INTERNATIONAL BUSINESS MACHINES CORPORATION) 18 November 1993 (1993-11-18)	1,2,11, 13
Y	column 3, line 55 - column 9, line 12; figures 1-6	3-10, 14-17
A		
X	US 2002/140031 A1 (RIM KERN) 3 October 2002 (2002-10-03)	1,2,11, 13
Y	page 2, paragraph 14; figure 6a	3,4,10
Y	US 2004/023468 A1 (GHYSELEN BRUNO ET AL) 5 February 2004 (2004-02-05) the whole document	5-9, 14-17
	----- -/--	



Further documents are listed in the continuation of box C.



Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *&* document member of the same patent family

Date of the actual completion of the international search

19 August 2005

Date of mailing of the international search report

29/08/2005

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Hedouin, M

INTERNATIONAL SEARCH REPORT

International Application No
PCT/FR2005/000719

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>PATENT ABSTRACTS OF JAPAN vol. 2000, no. 21, 3 August 2001 (2001-08-03) & JP 2001 094144 A (KOBE STEEL LTD), 6 April 2001 (2001-04-06) abstract</p> <p style="text-align: center;">-----</p>	

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR2005/000719

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 0570321	A	18-11-1993	US 5276338 A	04-01-1994
			EP 0570321 A2	18-11-1993
			JP 2059296 C	10-06-1996
			JP 6132184 A	13-05-1994
			JP 7099729 B	25-10-1995
			US 5366923 A	22-11-1994
US 2002140031	A1	03-10-2002	CA 2501580 A1	10-10-2002
			CN 1500288 A	26-05-2004
			EP 1410428 A1	21-04-2004
			JP 2005510039 T	14-04-2005
			TW 222098 B	11-10-2004
			WO 02080241 A1	10-10-2002
US 2004023468	A1	05-02-2004	FR 2835096 A1	25-07-2003
			WO 03062507 A2	31-07-2003
			EP 1468128 A2	20-10-2004
			JP 2005515150 T	26-05-2005
JP 2001094144	A	06-04-2001	NONE	

RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No
PCT/FR2005/000719

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
CIB 7 H01L21/762

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)

CIB 7 H01L

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)

EPO-Internal, INSPEC, WPI Data, PAJ

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	EP 0 570 321 A (INTERNATIONAL BUSINESS MACHINES CORPORATION) 18 novembre 1993 (1993-11-18)	1, 2, 11, 13
Y	colonne 3, ligne 55 - colonne 9, ligne 12; figures 1-6	3-10, 14-17
A		
X	US 2002/140031 A1 (RIM KERN) 3 octobre 2002 (2002-10-03)	1, 2, 11, 13
Y	page 2, alinéa 14; figure 6a	3, 4, 10
Y	US 2004/023468 A1 (GHYSELEN BRUNO ET AL) 5 février 2004 (2004-02-05) le document en entier	5-9, 14-17
	----- -/-	

☒ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

T document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention

X document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément

Y document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier

Z document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

19 août 2005

Date d'expédition du présent rapport de recherche internationale

29/08/2005

Nom et adresse postale de l'administration chargée de la recherche internationale

Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Hedouin, M

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No
PCT/FR2005/000719

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	<p>PATENT ABSTRACTS OF JAPAN vol. 2000, no. 21, 3 août 2001 (2001-08-03) & JP 2001 094144 A (KOBE STEEL LTD), 6 avril 2001 (2001-04-06) abrégé</p> <p style="text-align: center;">-----</p>	

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale No
PCT/FR2005/000719

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 0570321	A	18-11-1993	US 5276338 A	04-01-1994
			EP 0570321 A2	18-11-1993
			JP 2059296 C	10-06-1996
			JP 6132184 A	13-05-1994
			JP 7099729 B	25-10-1995
			US 5366923 A	22-11-1994
US 2002140031	A1	03-10-2002	CA 2501580 A1	10-10-2002
			CN 1500288 A	26-05-2004
			EP 1410428 A1	21-04-2004
			JP 2005510039 T	14-04-2005
			TW 222098 B	11-10-2004
			WO 02080241 A1	10-10-2002
US 2004023468	A1	05-02-2004	FR 2835096 A1	25-07-2003
			WO 03062507 A2	31-07-2003
			EP 1468128 A2	20-10-2004
			JP 2005515150 T	26-05-2005
JP 2001094144	A	06-04-2001	AUCUN	